

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:
Kenichi Shirasaka

Application No.: Not Yet Assigned

Confirmation No.:

Filed: Concurrently Herewith

Art Unit: N/A

For: SEMICONDUCTOR PACKAGE AND
LEAD FRAME THEREFOR

Examiner: Not Yet Assigned

CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENT

MS Patent Application
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

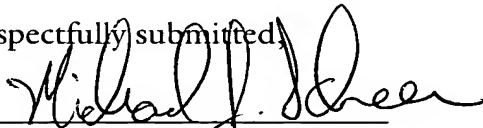
Dear Sir:

Applicant hereby claims priority under 35 U.S.C. 119 based on the following prior foreign application filed in the following foreign country on the date indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Japan	2003-099126	April 2, 2003

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: March 30, 2004

Respectfully submitted,
By 
Michael J. Scheer, Registration No.: 34,425
DICKSTEIN SHAPIRO MORIN &
OSHINSKY LLP
1177 Avenue of the Americas
New York, New York 10036-2714
(212) 835-1400
Attorney for Applicant

MJS/da

os P15688 ~ 15691
vs 15688 1/1

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 3 年 4 月 2 日

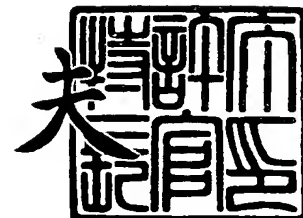
出 願 番 号
Application Number: 特 願 2 0 0 3 - 0 9 9 1 2 6
[ST. 10/C]: [J P 2 0 0 3 - 0 9 9 1 2 6]

出 願 人
Applicant(s): ヤマハ株式会社

2 0 0 4 年 2 月 3 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



出証番号 出証特 2 0 0 4 - 3 0 0 5 4 5 5

【書類名】 特許願

【整理番号】 J97956A1

【提出日】 平成15年 4月 2日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 23/50

【発明の名称】 半導体パッケージ、その製造方法、および、これに使用するリードフレーム

【請求項の数】 5

【発明者】

 【住所又は居所】 静岡県浜松市中沢町 1 0 番 1 号 ヤマハ株式会社内

 【氏名】 白坂 健一

【特許出願人】

 【識別番号】 000004075

 【氏名又は名称】 ヤマハ株式会社

【代理人】

 【識別番号】 100064908

 【弁理士】

 【氏名又は名称】 志賀 正武

【選任した代理人】

 【識別番号】 100089037

 【弁理士】

 【氏名又は名称】 渡邊 隆

【手数料の表示】

 【予納台帳番号】 008707

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【包括委任状番号】 9001626

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体パッケージ、その製造方法、および、これに使用するリードフレーム

【特許請求の範囲】

【請求項 1】 半導体チップを配置するためのステージ部と、その周囲に配される複数のリードと、これらリードを連結するリード連結部とを有する金属製薄板からなるリードフレームであって、

前記リードもしくはリード連結部には、リードフレームの厚さ方向に貫通する貫通孔が形成され、前記各リードを電氣的に独立させるための切断線が、前記貫通孔を通過することを特徴とするリードフレーム。

【請求項 2】 前記貫通孔が、リード連結部に形成されている場合には、前記リードの配列方向に沿って、かつ、複数のリードにわたって形成されていることを特徴とする請求項 1 に記載のリードフレーム。

【請求項 3】 ステージ部と、その周囲に配される複数のリードと、該リードを相互に連結するリード連結部とを有する金属製薄板からなるリードフレームを形成するリードフレーム加工工程と、

前記ステージ部に半導体チップを接着し、該半導体チップと前記リードとを配線するチップ搭載工程と、

これらステージ部、半導体チップ、およびリードを樹脂により一体的に固定する樹脂モールド部を形成するモールド工程と、

前記リードのうち、樹脂モールド部から外方に露出する表面にめっきを施すめっき工程と、

前記各リードを切断して、前記各リードを互いに電氣的に独立させる切断工程とを備え、

前記リードフレーム加工工程時からめっき工程を行うまでに、リードフレームの厚さ方向に貫通し、切断工程における切断線が通過する貫通孔を前記各リードに形成する孔形成工程を行うことを特徴とする半導体パッケージの製造方法。

【請求項 4】 ステージ部と、その周囲に配される複数のリードと、該リードを相互に連結するリード連結部とを有する金属製薄板からなるリードフレーム

を形成するリードフレーム加工工程と、

前記ステージ部に半導体チップを接着し、該半導体チップと前記リードとを配線するチップ搭載工程と、

これらステージ部、半導体チップ、およびリードを樹脂により一体的に固定する樹脂モールド部を形成するモールド工程と、

前記リードのうち、樹脂モールド部から外方に露出する表面にめっきを施すめっき工程と、

前記リード連結部を切断して、前記各リードを互いに電氣的に独立させる切断工程とを備え、

前記リードフレーム加工工程時から前記めっき工程を行うまでに、リードフレームの厚さ方向に貫通し、切断工程における切断線が通過する貫通孔を前記リード連結部に形成する孔形成工程を行うことを特徴とする半導体パッケージの製造方法。

【請求項 5】 樹脂モールド部から外方に露出する複数のリードを備えた半導体パッケージであって、

前記樹脂モールド部から露出する前記各リードの厚さ方向の側面には、めっきを施しためっき面と、該めっき面に隣接し、前記各リードを電氣的に独立させた切断面とが形成されていることを特徴とする半導体パッケージ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、半導体チップを備え、回路基板に実装する半導体パッケージ、その製造方法、および、これに使用するリードフレームに関する。

【0002】

【従来の技術】

従来、半導体チップを備えた半導体パッケージの組み立て用部材として用いられるリードフレーム 51 は、図 11 に示すように、半導体チップ 53 を配置するためのステージ部 55 と、ステージ部 55 の周囲に配された複数のリード 57 と、各リード 57 を連結するダムバー 59 とを備えている。このリードフレーム 5

1 は、薄板状の金属板にプレス加工もしくはエッチング加工を施すことにより製造される。

【0003】

このリードフレーム 51 を用いて、例えば、半導体パッケージの一種である QFN (Quad Flat Non-Leaded Package) を製造する際には、はじめに、ステージ部 55 の表面に半導体チップ 53 を接着し、半導体チップ 53 の各パッドと各リード 57 とをボンディングワイヤにより電氣的に接続する。次いで、図 12 に示すように、半導体チップ 53、ステージ部 55、ボンディングワイヤ 61、およびリード 57 のボンディング部分を樹脂により一体的に固定する樹脂モールド部 63 を形成する。ここで、各リード 57 の裏面 57a は、樹脂モールド部 63 の下面 63a と共に同一平面を形成している。

【0004】

そして、各リード 57 のうち樹脂モールド部 63 の外方に露出している表面 57b および裏面 57a にめっきを施して、半田用のめっき膜 65 を形成する。このめっき膜 65 は、リード 57 に対する半田のぬれ性を向上させるものである。

最後に、ダムバー 59、および各リード 57 のうち樹脂モールド部 63 の外方に突出する突出部 57c を切断線 A において切り落とし、各リード 57 を互いに電氣的に独立させて半導体パッケージの製造が終了する。

【0005】

なお、リードが樹脂モールド部の外方に大きく突出する半導体パッケージ、所謂 QFP (Quad Flat Package) である場合には、樹脂モールド部の外方に突出するリードの突出部の表裏面、およびこれら表裏面に隣接するリードの側面にめっき膜が形成され、ぬれ性を向上させている。このため、半田は、リードの裏面だけではなくリードの側面から表面にかけて付着することになる。

また、この QFP においては、リードの突出部にハーフエッチングを施して薄肉部を形成し、リードに対する半田の付着面積を増加させる方法が提案されている (例えば、特許文献 1 参照)。

【0006】

【特許文献 1】

特許第 3 0 0 8 4 7 0 号公報

【0 0 0 7】**【発明が解決しようとする課題】**

しかしながら、上記の Q F N である半導体パッケージにおいては、切断線 A において各リード 5 7 を切断しており、図 1 3 に示すように、切断面となるリード 5 7 の厚さ方向の側面 5 7 d には、めっき膜 6 5 が形成されていなかった。また、この側面 5 7 d を除く他の側面は樹脂モールド部 6 3 により覆い隠されていたため、これら側面に半田 6 7 が接合しなかった。したがって、半田 6 7 を介して半導体パッケージ 8 0 を回路基板 7 1 に実装する際には、回路基板 7 1 のランド部 7 3 がリード 5 7 の下面 5 7 a にのみ電氣的に接続されていた。また、この場合には、目視検査によるリード 5 7 と半田 6 7 との接合状態の判定が困難となるため、半導体パッケージ 8 0 と回路基板 7 1 との電氣的接続の信頼性が低いという問題があった。

【0 0 0 8】

また、特許文献 1 のように、リードに対する半田の付着面積を増加させる方法が提案されているが、リードが樹脂モールド部の外方に殆ど突出しない Q F N においては、切断面の側面 5 7 d に隣接する他の側面が樹脂モールド部 6 3 により覆われていたため、リードと半田との接合力に寄与せず、上記の問題を解決するには至らなかった。

この発明は、上述した事情に鑑みてなされたものであって、半導体パッケージと回路基板との電氣的な接続の信頼性向上を図ることができる半導体パッケージ、その製造方法、および、これに使用するリードフレームを提供することを目的としている。

【0 0 0 9】**【課題を解決するための手段】**

上記課題を解決するために、この発明は以下の手段を提案している。

請求項 1 に係る発明は、半導体チップを配置するためのステージ部と、その周囲に配される複数のリードと、これらリードを連結するリード連結部とを有する

金属製薄板からなるリードフレームであって、前記リードもしくはリード連結部には、リードフレームの厚さ方向に貫通する貫通孔が形成され、前記各リードを電氣的に独立させるための切断線が、前記貫通孔を通過することを特徴とするリードフレームを提案している。

【0010】

この発明に係るリードフレームによれば、リードもしくはリード連結部にめっきを施した後に、リードもしくはリード連結部を切断しても、リードの厚さ方向の側面を構成する貫通孔の内壁面にめっきが残るため、リードに対する半田の付着面積の増加を図って、リードと半田との接合力を向上させることができる。

【0011】

請求項2に係る発明は、請求項1に記載のリードフレームにおいて、前記貫通孔が、リード連結部に形成されている場合には、前記リードの配列方向に沿って、かつ、複数のリードにわたって形成されていることを特徴とするリードフレームを提案している。

【0012】

この発明に係るリードフレームによれば、各リードに貫通孔を形成する場合と比較して、大きい貫通孔を形成するため、リード連結部を切断した後に各リードの側面に残るめっき領域を容易に増やすことができる。したがって、リードに対する半田の付着面積の増加を容易に図ることができる。

【0013】

請求項3に係る発明は、ステージ部と、その周囲に配される複数のリードと、該リードを相互に連結するリード連結部とを有する金属製薄板からなるリードフレームを形成するリードフレーム加工工程と、前記ステージ部に半導体チップを接着し、該半導体チップと前記リードとを配線するチップ搭載工程と、これらステージ部、半導体チップ、およびリードを樹脂により一体的に固定する樹脂モールド部を形成するモールド工程と、前記リードのうち、樹脂モールド部から外方に露出する表面に半田用めっきを施すめっき工程と、前記各リードを切断して、前記各リードを互いに電氣的に独立させる切断工程とを備え、前記リードフレーム加工工程時からめっき工程を行うまでに、リードフレームの厚さ方向に貫通し

、切断工程における切断線が通過する貫通孔を前記各リードに形成する孔形成工程を行うことを特徴とする半導体パッケージの製造方法を提案している。

【0014】

また、請求項4に係る発明は、ステージ部と、その周囲に配される複数のリードと、該リードを相互に連結するリード連結部とを有する金属製薄板からなるリードフレームを形成するリードフレーム加工工程と、前記ステージ部に半導体チップを接着し、該半導体チップと前記リードとを配線するチップ搭載工程と、これらステージ部、半導体チップ、およびリードを樹脂により一体的に固定する樹脂モールド部を形成するモールド工程と、前記リードのうち、樹脂モールド部から外方に露出する表面に半田用めっきを施すめっき工程と、前記リード連結部を切断して、前記各リードを互いに電氣的に独立させる切断工程とを備え、前記リードフレーム加工工程時から前記めっき工程を行うまでに、リードフレームの厚さ方向に貫通し、切断工程における切断線が通過する貫通孔を前記リード連結部に形成する孔形成工程を行うことを特徴とする半導体パッケージの製造方法を提案している。

【0015】

この発明に係る半導体パッケージの製造方法によれば、リードもしくはリード連結部を切断しても、リードの厚さ方向の側面となる貫通孔の内壁面にめっきが残るため、リードに対する半田の付着面積の増加を容易に図ることができ、リードと半田との接合力を容易に向上させることができる。

【0016】

また、請求項5に係る発明は、樹脂モールド部から外方に露出する複数のリードを備えた半導体パッケージであって、前記樹脂モールド部から露出する前記各リードの厚さ方向の側面には、めっきを施しためっき面と、該めっき面に隣接して前記各リードを電氣的に独立させる切断面とが形成されていることを特徴とする半導体パッケージを提案している。

【0017】

この発明に係る半導体パッケージによれば、樹脂モールド部から露出するリードの側面にめっき面が形成されているため、各リードに対する半田の付着面積の

増加を図って、リードと半田との接合力を向上させることができる。

【0018】

【発明の実施の形態】

図1から図3は、本発明の実施形態を示しており、この実施の形態に係る半導体パッケージの製造方法について、以下に説明する。

はじめに、薄板状の銅材等からなる金属板にプレス加工もしくはエッチング加工、あるいはこの両方の加工を施すことにより、図1に示すように、半導体チップ3を配置するためのステージ部5と、ステージ部5の周囲に配された複数のリード7と、これらリード7を連結するダムバー（リード連結部）9とを備えたリードフレーム1を形成する。

この際には、プレス加工もしくはエッチング加工によりリードフレーム1の厚さ方向に貫通する貫通孔17が、各リード7に同時に形成されており、これら貫通孔17は、リード7の配列方向に並べて配置されている。

【0019】

次いで、ステージ部5の表面5aに半導体チップ3を接着すると共に、金属製のボンディングワイヤにより、半導体チップ3の各パッドとリード7とを電氣的に接続する。なお、リード7にボンディングワイヤをボンディングする位置は、貫通孔17の形成位置からステージ部5側にずれた表面7aとなっている。

そして、このリードフレーム1を所定の金型内に配置し、この金型内に溶融樹脂を射出することにより、図2に示すように、半導体チップ3、ステージ部5、ボンディングワイヤ11、およびリード7のボンディング部分を一体的に固定する樹脂モールド部13が形成される。

【0020】

ここで、樹脂モールド部13の下面13aは、各リード7の裏面（表面）7bと共に同一平面を形成している。また、樹脂モールド部13の厚さ方向の側面は、後述するリード7の切断線Aに位置している、すなわち、リード7の長手方向（CD方向）に関する貫通孔17の長さ寸法が半分となる位置に形成されている。さらに、この樹脂モールド部13は、貫通孔17に樹脂が入り込まないように形成されている。

【0021】

この樹脂モールド部13の形成後に、各リード7のうち樹脂モールド部13の外方に露出している表面7a、裏面7b、および貫通孔17の内壁面（表面）17aにめっきを施して、半田用のめっき膜15を形成する。

最後に、各リード7のうち樹脂モールド部13の側面から外方（D方向）に突出する突出部7c、およびダムバー9を切断線Aにおいて切り落とし、各リード7を互いに電氣的に独立させて半導体パッケージの製造が終了する。

【0022】

以上のように製造された半導体パッケージ30は、図3に示すように、リード7が樹脂モールド部13の側面13bから突出しない、所謂QFNである。この半導体パッケージ30において、外方に露出するリード7の厚さ方向の側面7dは、前述した切断線Aにおいてリード7を切断して形成されるものである。この側面7dは、樹脂モールド部13の側面13bと同一平面を形成する切断面7eと、前述した貫通孔17の内壁面17aの一部である窪み面（めっき面）7fとから構成されている。この窪み面7fには、めっき膜15が形成されている。

【0023】

この半導体パッケージ30を回路基板21に実装する際には、樹脂モールド部13の下面13aを回路基板21に対向させ、半田25により各リード7と回路基板21のランド部23とを互いに電氣的に接続する。この状態においては、半田25がリード7の裏面7bおよび窪み面7fに接合する。

【0024】

上記の半導体パッケージ30の製造方法によれば、各リード7に貫通孔17を備えたリードフレーム1を形成した後にめっきを施していたため、各リード7を切断線Aにおいて切断した際には、リード7の側面7dにめっき膜15が形成された半導体パッケージ30を容易に製造することができる。

そして、この半導体パッケージ30によれば、リード7の裏面7bの他に、側面7dの窪み面7fにもめっき膜15が形成されているため、ぬれ性が向上し、リード7に対する半田25の付着面積が増加して、リード7と半田25との接合力を向上させることができる。また、半導体パッケージ30を回路基板21に配

置した状態では、窪み面 7 f に形成されためっき膜 1 5 が外方に露出しているため、目視検査によるリード 7 と半田 2 5 との接合状態の判定が容易となる。したがって、半導体パッケージ 3 0 を回路基板 2 1 に実装した際に、リード 7 とランド部 2 3 との電気的な接続の信頼性の向上を図ることができる。

【0 0 2 5】

なお、上記の実施の形態においては、リード 7 の切断面 7 e が、樹脂モールド部 1 3 の側面 1 3 b と同一平面に位置するように形成されとしたが、これに限ることはなく、例えば、図 4 に示すように、側面 1 3 b から外方に突出した位置に形成されるとしてもよい。この場合には、リード 7 の表面 7 a が外方に露出するため、この表面 7 a にもめっき膜 1 5 が残る。したがって、半導体パッケージ 3 0 を回路基板 2 1 に実装した際には、半田 2 5 をリード 7 の裏面 7 b、窪み面 7 f および表面 7 a に接合させることができるため、リード 7 とランド部 2 3 との電気的な接続の信頼性の向上をさらに図ることができる。

【0 0 2 6】

ただし、この場合には、図 5 に示すように、貫通孔 1 7 を樹脂モールド部 1 3 の側面 1 3 b から外方に離れた位置に形成する、もしくは、側面 1 3 b から離れる方向に拡大して形成する必要がある。

また、リード 7 の切断位置は、リード 7 の長手方向に関する貫通孔 1 7 の長さ寸法の半分としたが、これに限ることはなく、貫通孔 1 7 を通過していればよい。

【0 0 2 7】

さらに、貫通孔 1 7 は、各リード 7 に形成されとしたが、これに限ることはなく、各リード 7 を連結するダムバー 9 に形成されるとしてもよい。

この場合には、例えば、図 6 に示すように、リードフレームの形成時に、貫通孔 1 8 をリード 6 の配列方向に沿って、かつ、複数のリード 6 わたって形成する。そして、貫通孔 1 8 の内壁面（表面） 1 8 a を含むリード 6 およびダムバー 9 にめっきを施した後に、切断線 B においてダムバー 9 を切断する。以上により、図 7 に示すように、各リード 6 を互いに電気的に独立させた半導体パッケージ 3 1 が製造される。

この半導体パッケージ 31 では、リード 6 の厚さ方向の側面 6 a は、めっき膜 15 が形成されためっき面 6 f と、このめっき面 6 f に隣接した切断面 6 d とから構成されている。なお、このリード 6 の側面 6 a に隣接する表面 6 b にもめっきが施されている。

この場合には、各リード 7 に貫通孔 17 を形成する場合と比較して大きい貫通孔 18 が形成されるため、リード 6 のめっき面 6 f の面積を容易に増加できる。このため、リード 6 に対する半田の付着面積の増加をさらに図り、リード 6 と半田との接合力を確実に向上できる。

【0028】

また、ダムバー 9 に貫通孔 18 を形成する場合には、貫通孔 18 の形成時に、半導体パッケージ 31 におけるリード 6 の先端部を予め形成するとしてもよい。すなわち、例えば、図 8 に示すように、リード 6 の長手方向（E 方向）に向けて貫通孔 18 側に突出する先端部 6 b を形成するとしてもよく、さらに、この先端部 6 b から突出する凸部 6 c を形成しておくとしてもよい。

なお、めっき面 6 f の面積を増加させる方法としては、凸部 6 c を形成することに限らず、例えば、先端部 6 b に凹部を形成するとしてもよい。

【0029】

また、ダムバー 9 に、リード 6 の配列方向に沿って、かつ、複数のリード 6 にわたって 1 つの貫通孔 18 を形成するとしたが、これに限ることはなく、少なくとも各リード 6 を互いに電氣的に独立させる切断線が通過する位置に貫通孔が形成されていればよく、したがって、例えば、隣り合う各リード 6 の間を通過する切断線 B にそれぞれ貫通孔を形成するとしてもよい。

【0030】

また、これら貫通孔は、リードフレームの形成時に同時に形成するとしたが、これに限ることはなく、リードフレームの形成時からめっきを施すまでの間に形成すればよい。すなわち、例えば、樹脂モールド部 13 を形成する際に、金型により貫通孔を形成するとしてもよい。

【0031】

また、半導体パッケージ 30、31 は、QFN としたが、これに限ることはな

く、樹脂モールド部 13 の外方に突出するリード 8 を備えた QFP であってもよい。すなわち、例えば、図 9 に示すように、リード 8 のうち、半田 25 に接合する接合部 8a に貫通孔 17 を形成して、貫通孔 17 の内壁面 17a にめっきを施し、切断線 A において切断する。これにより、図 10 に示すように、接合部 8a の側面 8d を構成する窪み面（めっき面）8f に半田 25 を接合できるため、リード 8 とランド部 23 との電気的な接続の信頼性の向上を図ることができる。

以上、本発明の実施形態について図面を参照して詳述したが、具体的な構成はこの実施形態に限られるものではなく、本発明の要旨を逸脱しない範囲の設計変更等も含まれる。

【0032】

【発明の効果】

以上説明したように、請求項 1 に係る発明によれば、リードもしくはリード連結部に貫通孔を形成することにより、リードと半田との接合力の向上させることができるため、このリードフレームを利用して半導体パッケージを製造し、この半導体パッケージを回路基板に実装する際には、リードと回路基板のランド部との電気的な接続の信頼性の向上を図ることができる。

【0033】

また、請求項 2 に係る発明によれば、各リードに貫通孔を形成する場合と比較して、大きい貫通孔を形成するため、リードと半田との接合力の向上させることができ、リードと回路基板のランド部との電気的な接続の信頼性を確実に向上させることができる。

【0034】

また、請求項 3 および請求項 4 に係る発明によれば、孔形成工程の後にめっき工程を行うことにより、半導体パッケージのリードと半田との接合力を容易に向上させることができるため、この半導体パッケージを回路基板に実装する際には、リードと回路基板のランド部との電気的な接続の信頼性の向上を容易に図ることができる。

【0035】

また、請求項 5 に係る発明によれば、樹脂モールド部から露出するリードの側

面にめっき面を形成することにより、リードと半田との接合力を向上させることができるため、この半導体パッケージを回路基板に実装する際には、リードと回路基板のランド部との電氣的な接続の信頼性の向上を図ることができる。

【図面の簡単な説明】

【図 1】 本発明の一実施形態に係るリードフレームを示す平面図である。

【図 2】 本発明の一実施形態に係る製造方法において、リードを切断する前の状態を示す拡大断面図である。

【図 3】 本発明の一実施形態に係る半導体パッケージを回路基板に搭載した状態を示しており、(a)は拡大断面図、(b)は拡大平面図である。

【図 4】 本発明の他の実施形態に係る半導体パッケージを回路基板に搭載した状態を示す拡大断面図である。

【図 5】 本発明の他の実施形態に係る製造方法において、リードを切断する前の状態を示す拡大断面図である。

【図 6】 本発明の他の実施形態に係る製造方法において、リード連結部を切断する前の状態を示す拡大平面図である。

【図 7】 本発明の他の実施形態に係る半導体パッケージの要部を示す拡大平面図である。

【図 8】 本発明の他の実施形態に係る製造方法において、リード連結部を切断する前の状態を示す拡大平面図である。

【図 9】 本発明の他の実施形態に係る製造方法において、リードを切断する前の状態を示す拡大断面図である。

【図 10】 本発明の他の実施形態に係る半導体パッケージを回路基板に搭載した状態を示す拡大断面図である。

【図 11】 従来のリードフレームの一例を示す平面図である。

【図 12】 従来の半導体パッケージの製造方法において、リードを切断する前の状態を示す拡大断面図である。

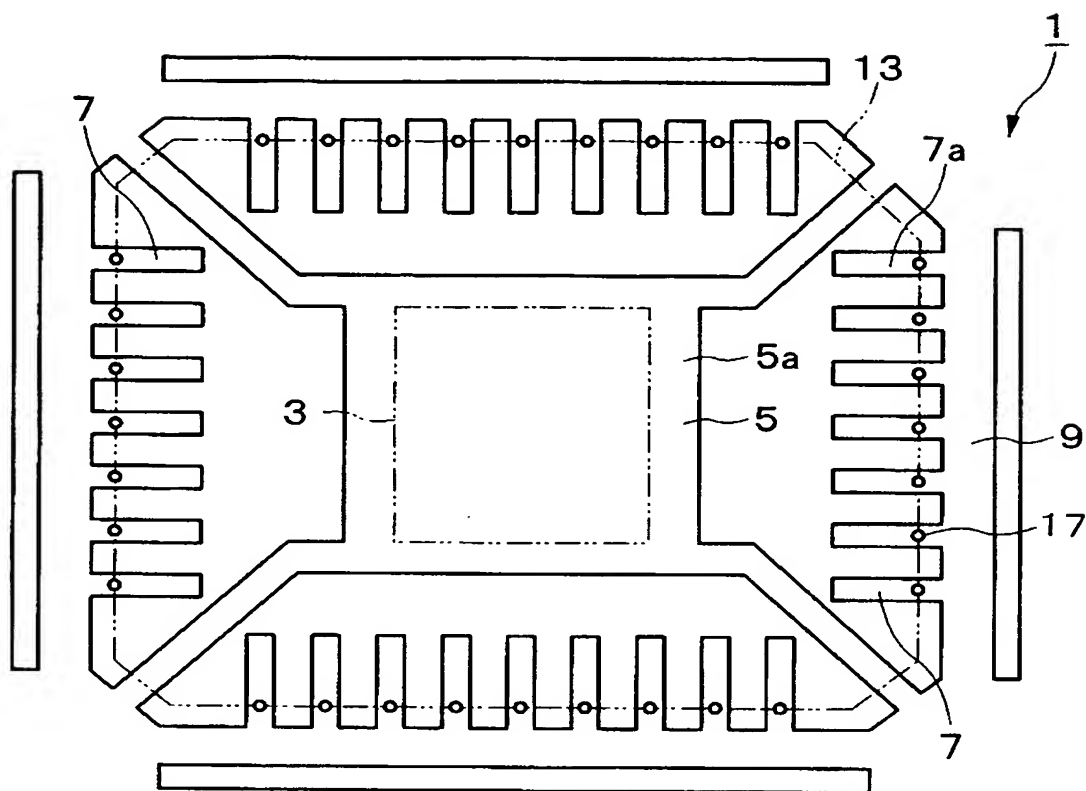
【図 13】 この発明の他の実施形態に係る半導体パッケージを回路基板に搭載した状態を示す拡大断面図である。

【符号の説明】

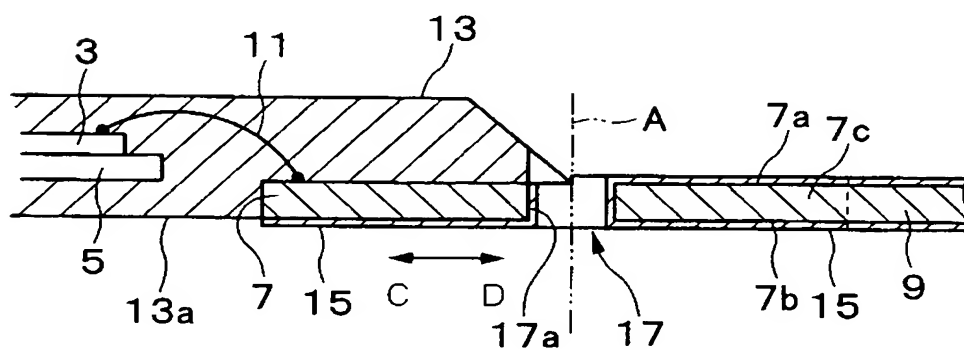
1 . . . リードフレーム、3 . . . 半導体チップ、5 . . . ステージ部、6 , 7 , 8 . . . リード、6 a , 7 d , 8 d . . . 側面、6 d , 7 e . . . 切断面、6 f . . . めっき面、6 b , 7 a . . . 表面、7 b . . . 裏面（表面）、7 f , 8 f . . . 窪み面（めっき面）、9 . . . ダムバー（リード連結部）、1 3 . . . 樹脂モールド部、1 7 , 1 8 . . . 貫通孔、1 7 a , 1 8 a . . . 内壁面（表面）、3 0 , 3 1 . . . 半導体パッケージ、A , B . . . 切断線

【書類名】 図面

【図 1】

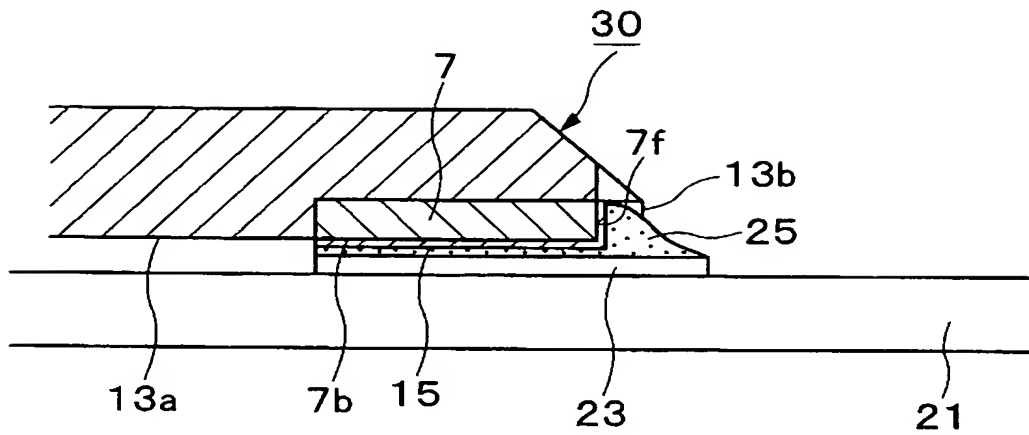


【圖 2】

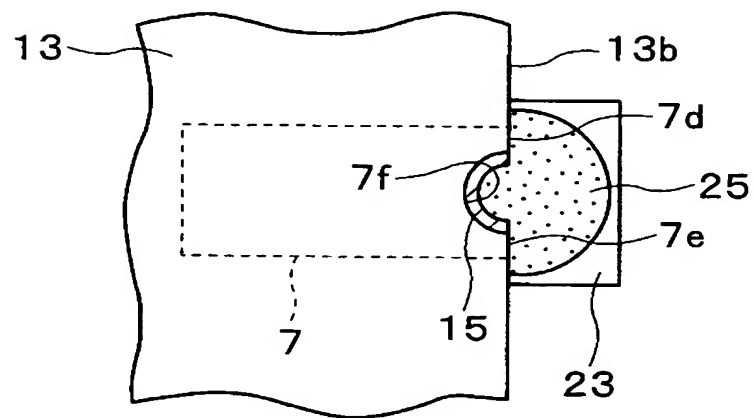


【図 3】

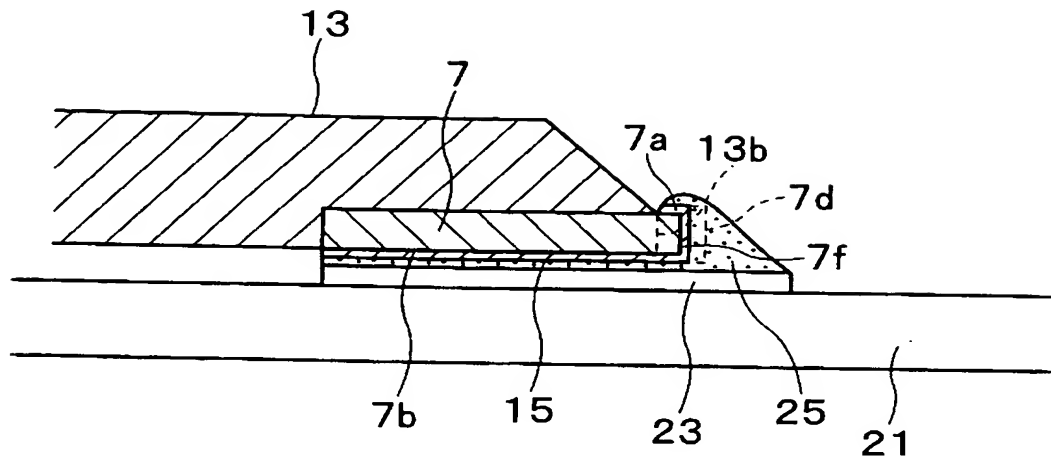
(a)



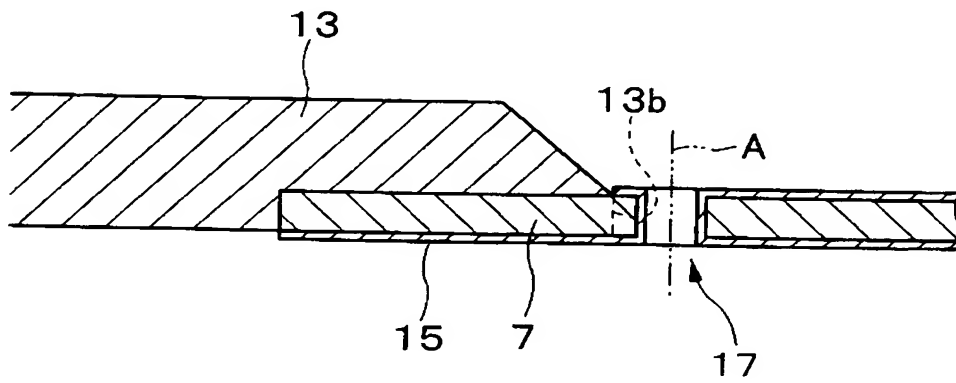
(b)



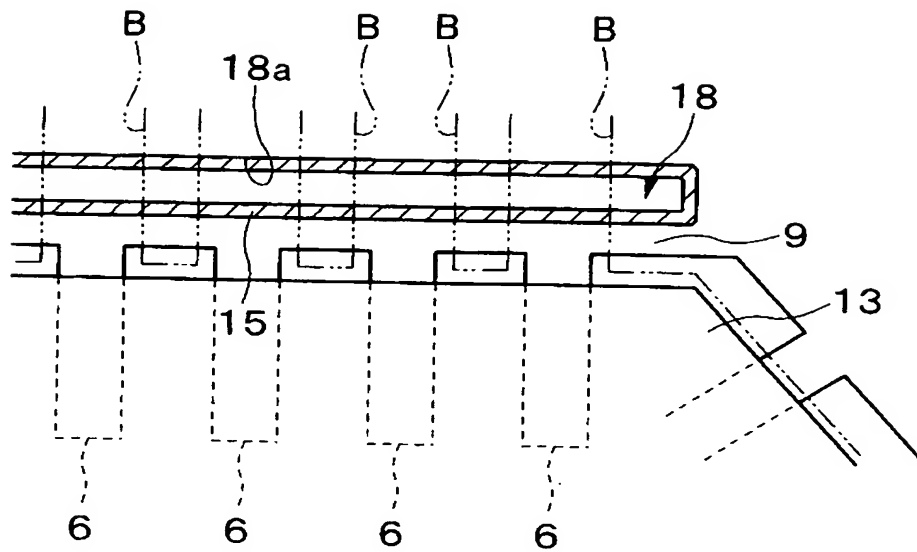
【図 4】



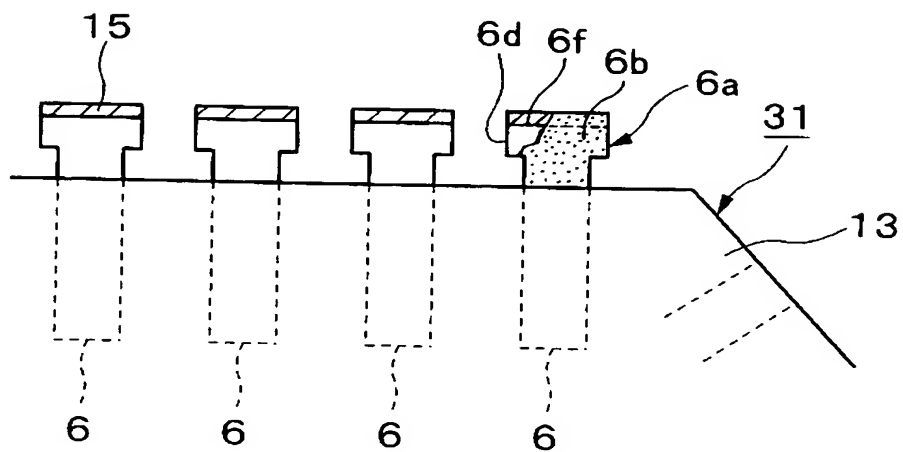
【図 5】



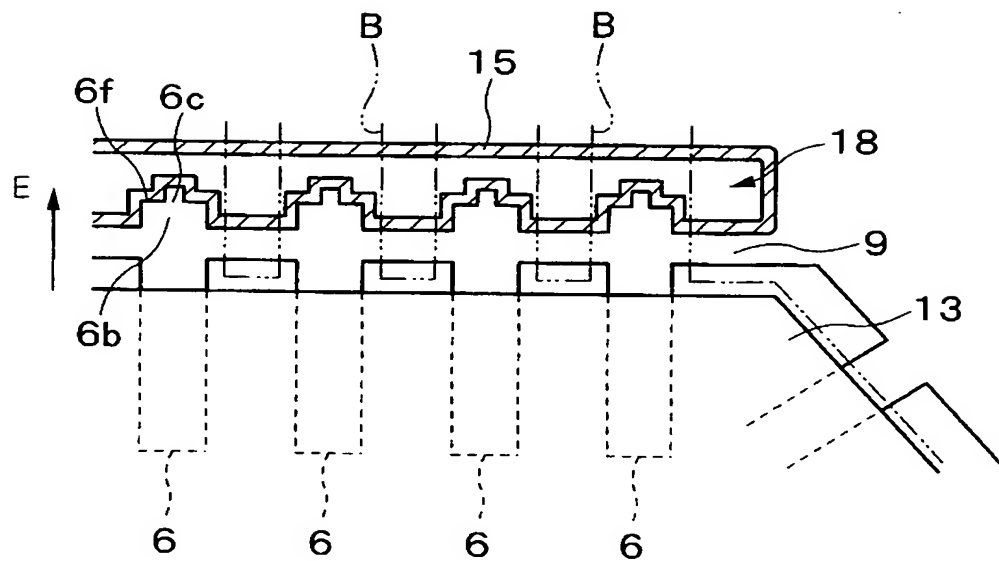
【図 6】



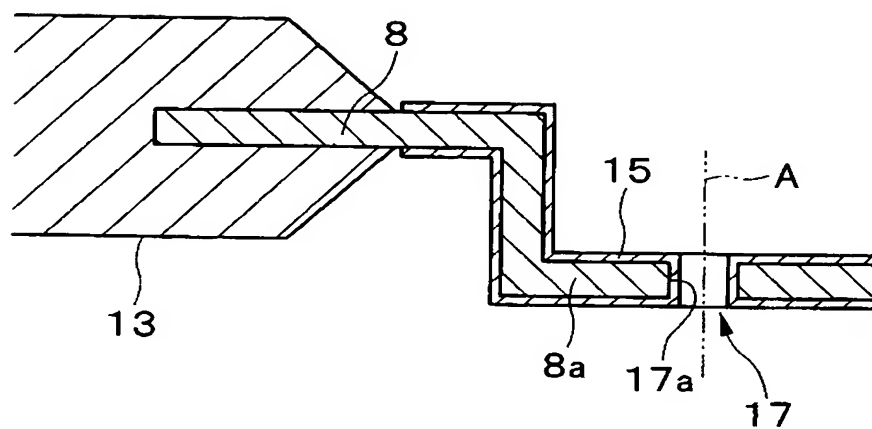
【図 7】



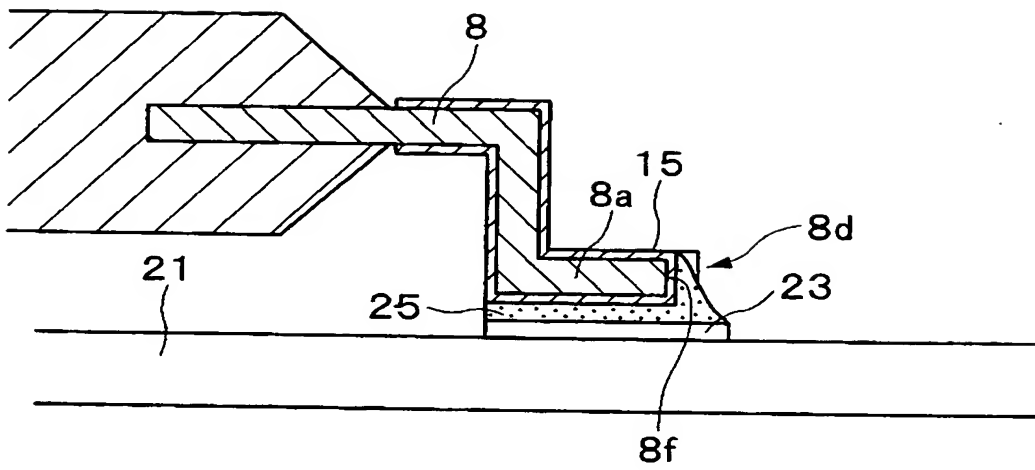
【図 8】



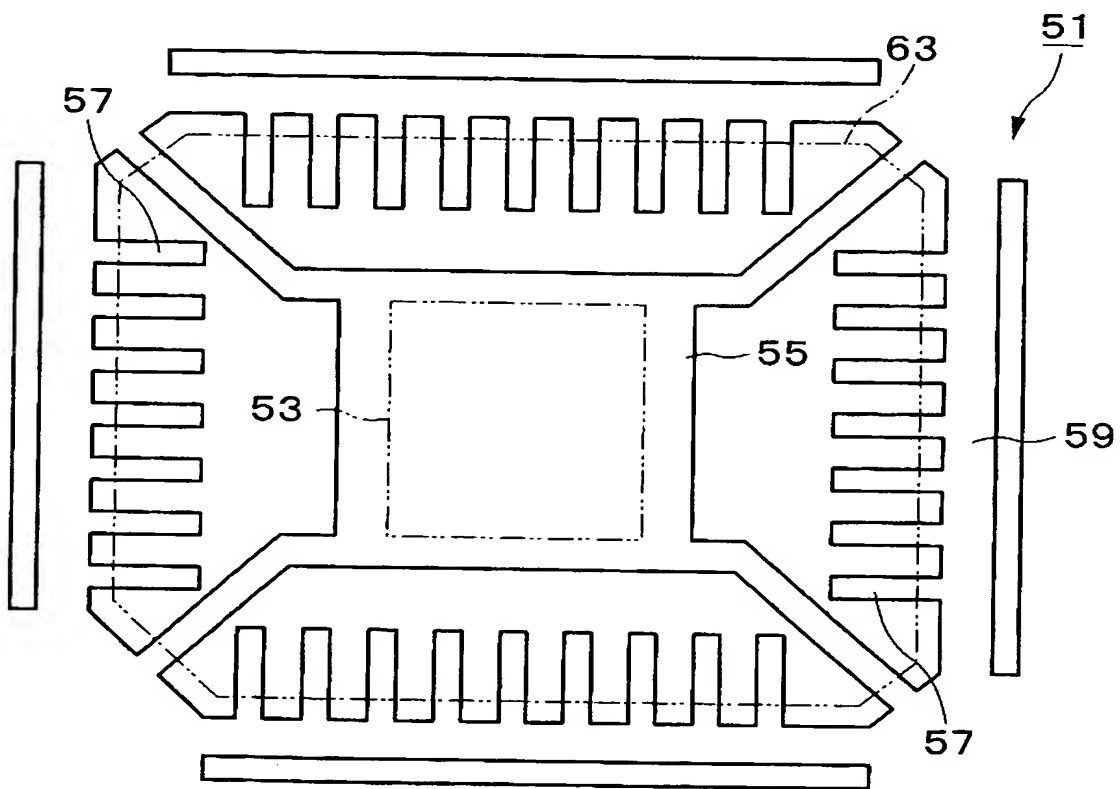
【図 9】



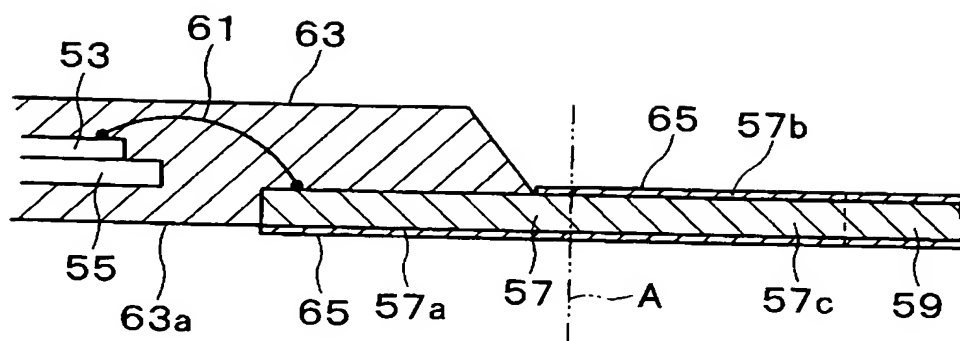
【図 10】



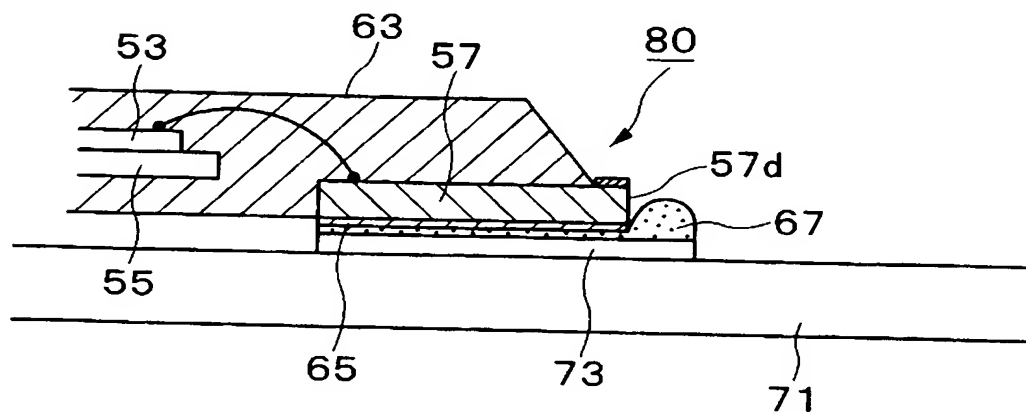
【図 11】



【図 12】



【図 13】



【書類名】 要約書

【要約】

【課題】 半導体チップを備えた半導体パッケージに使用するリードフレームにおいて、半導体パッケージと回路基板との電気的な接続の信頼性向上を図ることができるようにする。

【解決手段】 半導体チップ 3 を配置するためのステージ部 5 と、その周囲に配される複数のリード 7 と、これらリード 7 を連結するリード連結部 9 とを有する金属製薄板からなるリードフレームであって、前記リード 7 には、リードフレームの厚さ方向に貫通する貫通孔 1 7 が形成され、前記各リード 7 を電氣的に独立させるための切断線 A が、前記貫通孔 1 7 を通過することを特徴とするリードフレームを提供する。

【選択図】 図 2

特願 2 0 0 3 - 0 9 9 1 2 6

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 4 0 7 5]

1. 変更年月日	1 9 9 0 年 8 月 2 2 日
[変更理由]	新規登録
住 所	静岡県浜松市中沢町 1 0 番 1 号
氏 名	ヤマハ株式会社